

Patent Abstracts of Japan

PUBLICATION NUMBER : 62254576
PUBLICATION DATE : 06-11-87

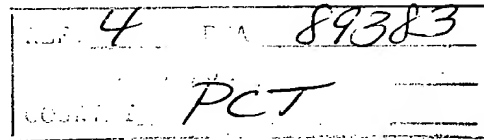
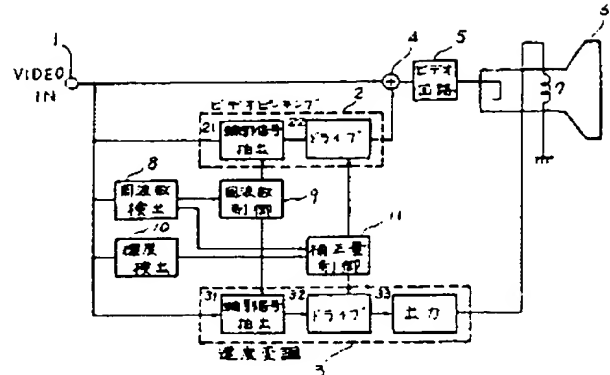
APPLICATION DATE : 28-04-86
APPLICATION NUMBER : 61096747

APPLICANT : HITACHI LTD;

INVENTOR : OSAWA MICHITAKA;

INT.CL. : H04N 5/208 H04N 3/32

TITLE : PICTURE QUALITY ADJUSTING
CIRCUIT



Best Available Copy

ABSTRACT : PURPOSE: To perform an optimum contour emphasis with respect all input video signals by detecting the average value of a signal level and the frequency component and changing the rate of the quantity of the correction of a video peaking and a speed modulation according to the detected output.

CONSTITUTION: The input video signal is inputted to a frequency detecting circuit 8 to detect the frequency band of the input video signal. This frequency detecting output is inputted to a frequency control circuit 9. A contour emphasizing central frequency in the video peaking and the speed modulation is changed according to the detected output. Thereby, an optimum frequency is emphasized with respect to all input video signal frequency components. Then, the input video signal is inputted to a brightness detecting circuit 10 to be a brightness detecting output signal. This brightness detecting output and the previous frequency detecting output are inputted to a correction quantity control circuit 11. The rate of the correction quantity of the video peaking and the speed modulation is changed by the two detecting outputs. Thereby, according to the brightness and the frequency of the video signal, the rate of the correction quantity is changed a sharpness effect is more remarkably improved.

COPYRIGHT: (C) JPO

AL RCA/ 89,383
CITED BY APPLICANT

REF. 4	BSA 89383
COMPL. 03/04	
COUNT 1 PCT	

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-254576

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)11月6日

H 04 N 5/208
3/327170-5C
6668-5C

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 画質調整回路

⑯ 特 願 昭61-96747

⑰ 出 願 昭61(1986)4月28日

⑱ 発 明 者 宮 嶋 浩 幸 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研
究所内⑲ 発 明 者 大 沢 通 幸 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研
究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 小川 勝男 外1名

Jap. Pat. OPI No. 62-254576 (11-6-87)

明 細 書

1 発明の名称

画質調整回路

2 特許請求の範囲

- (1) 入力映像信号から輪郭信号を抽出する回路と、前記輪郭信号を可変増幅するドライブ回路と、このドライブ回路により増幅された輪郭信号及び前記入力映像信号とを加算する加算回路と、前記ドライブ回路により増幅された輪郭信号を供給され速度変調を行う速度変調コイルとから成る画質調整装置であって、前記入力映像信号の周波数成分を抽出する周波数抽出回路と、前記入力映像信号の信号レベルの平均値を抽出する周波数抽出回路と前記周波数成分と信号レベルの平均値によりビデオピーキングと速度変調の補正量を制御する補正量制御回路を設け、前記周波数成分と信号レベルに応じ速度変調とビデオピーキングの割合を変えようとしたことを特徴とする画質調整回路。
- (2) 前記画質調整回路であって補正量制御回路の

補正量は、周波数又は信号レベルに応じ速度変調の割合を多くし、周波数及び信号レベル共に低いときはビデオピーキングの割合を多くするようにしたことを特徴とする特許請求の範囲第1項記載の画質調整回路

3 発明の詳細な説明

〔産業上の利用分野〕

本発明は、テレビジョン受像機に通した画質調整回路に関するものである。

〔従来の技術〕

従来の画質調整回路は、特開昭60-155268号公報に記載のように、映像信号から抽出した所定の周波数成分によって、輪郭信号の補正量を制御していた。しかし、信号そのものにオーバーシュートをつけるビデオピーキングであり、高周波域でブルーミング、フォーカス劣化が生じていた。そして入力映像信号の周波数成分により輪郭信号の中心周波数を変える点については記載されていなかった。また、入力映像信号の周波数成分を抽出することも考えられていない。また、先の従

特開昭62-254576 (2)

乗回路ではビデオビームのみにて、速度変動部については考慮されていなかった。

〔発明が解決しようとする問題点〕

上記従来技術は、ビデオビームのみにて、信号そのものにオーバーシュートをつけるもので高輝度域ではブルーミングが生じ、フォーカスが劣化してしまうという問題があった。

また、入力映像信号のある所定の周波数成分に応じ輪郭強調の補正量のみを定めているので、入力映像信号の信号周波数成分が大きく異なる場合最適な補正が行えないという問題があった。

本発明の目的は、前記従来の画質調整回路における欠点を鑑み、あらゆる入力映像信号に対して最適な輪郭強調の行なえる画質調整回路を提供するものである。

〔問題点を解決するための手段〕

上記目的は、以下の技術手段を行なうことにより達成される。

入力映像信号から信号レベルの平均値と周波数成分を抽出し、その抽出出力に応じビデオビーム

と速度変動の補正量の割合を定めることにより達成される。

また、入力映像信号の周波数成分を抽出し、その抽出出力をビデオビームと速度変動の輪郭強調中心周波数を定量化させることにより入力映像信号周波数成分に応じた輪郭強調が行なえる。

〔作用〕

入力映像信号レベルの平均値が高い場合、すなわち、高輝度域の場合、速度変動の補正量を大きく、ビデオビームの補正量を小さくする。それによって、高輝度域では、ブルーミングが生じず、フォーカスが劣化せずに輪郭強調が行なえる。また、逆に低輝度域では、速度変動の補正量を小さく、ビデオビームの補正量を大きくする。但し低輝度域で高周波成分が多い時はやはり速度変動の補正量を大きく、ビデオビームの補正量を小さくする必要がある。

ビデオビーム回路は信号そのものにオーバーシュートをつけるので低輝度域側又は周波数成分が低い時で解像度向上効果が大きい。速度変動

回路はビームの走査速度に変化をつけるため高輝度域又は周波数成分が高い時で解像度向上効果が大きい。

〔実施例〕

以下、本発明の一実施例を図1図により説明する。入力端子1に映像信号が入力される。入力映像信号は、ビデオビーム回路2内のビデオ・ビーム用輪郭信号抽出回路21に入力されて輪郭信号が抽出される。そして、抽出された輪郭信号はドライブ回路22によって可変増幅され、増幅されたビデオビーム用輪郭信号は入力映像信号と加算器4で加算されビデオ回路5に出力される。ビデオ回路5はブラタリ管4のカソードを駆動し、ビデオビームされた画面を映し出す。

また入力映像信号は、速度変動回路3内の速度変動用輪郭信号抽出回路31に入力され輪郭信号が抽出される。抽出された輪郭信号はドライブ回路32、出力回路33により増幅され、速度変動コイルを駆動し、画面上で速度変動により輪郭強調

を行なう。

ここで、入力映像信号を周波数抽出回路8に入力し、入力映像信号の周波数成分を抽出する。この周波数抽出出力は周波数制御回路9に入力される。そしてこの抽出出力に応じビデオビームと速度変動での輪郭強調中心周波数を定量化させる。したがって、あらゆる入力映像信号周波数成分に対して最適な周波数の強調が行なえる。

次に、入力映像信号は輝度抽出回路10に入力され、輝度抽出出力信号となる。この輝度抽出出力と先の周波数抽出出力を補正量制御回路11に入力する。この2つの抽出出力でビデオビームと速度変動の補正量の割合を定める。したがって、映像信号の輝度と周波数に応じて補正量の割合が変わり、より解像度向上効果が大きくなる。

第2図に本発明における周波数抽出回路の一実施例を示す。

入力端子1に入力された映像信号は、第3図に示される板状のBPF81(バンドパスフィルタ)に入力される。そして、それぞれのBPFの

特開昭62-254576 (3)

出力は、コンパレータ91に入力され、基準電位と比較され、基準電位以上が1、基準電位以下が0となる。

ここで、実際の入力映像信号は、時々刻々と変化していて、いろいろな周波数成分を含んでいる。そこである一定時間内に周波数成分を検出して補正を行なうようにする。すなわち、一定時間の間、コンパレータの出力に1がたつたらそのままホールド回路92でホールドする。

そして、その値をDA変換し、映像信号抽出回路に送り出す。このDA出力をもとに映像増幅中心周波数とQ値を決定する。

ここで、このQの値については、Qを大きくすると低周波増幅率が狭帯域になるため、ある特定の周波数しか増幅できない。これに対し、Qを小さくすると広帯域の増幅が行なえる。すなわち、映像内容によってQの値も変化させる必要がある。

また、DA変換出力から映像増幅中心周波数とQ値の換算を行なう時に、人間の視覚特性も含めるようにする。これにより人間の視覚特性をも加

味した映像増幅を行なうことができる。具体的には人間の視覚特性において鮮鋭度向上効果の大きい帯域は高域と低域ではないということなどがあげられる。したがって、例えば水平側周波数(HD)を検出してそれに応じたある値以下の低域をHPPでカットしあまり低域は増幅しないようにすることなどが考えられる。

また、この低域をカットする方法は、HPPを使用しなくても先に述べたBPP91の低域側をカットすることでも可能である。

この一定時間の検出・補正の回数には用途によっていろいろと考えられる。一般のTV画像などはこの一定時間の検出・補正をある時間おきに繰り返すようにする。さらにこれは外部からある状態でホールドできるようにしておくことも考えられる。画像増幅などのディスプレイは、この一定時間の検出・補正をボタン一つ押した時のみ行なえるようにする。この理由はディスプレイなどは静止画・文字が多いからである。この一定時間の検出・補正のタイミングはホールド回路へ入力す

るホールドタイミングパルスで行なう。すなわち、先に示した例では、一般画像の場合、ある期間おきにホールドタイミング・パルスを入力し、また静止画や文字の多い画像の場合は、ボタンを押した時のみホールドタイミングパルスを入力する仕組みとなる。これらにより、入力映像信号周波数成分に応じた映像信号を抽出できるわけである。

例えば、第3図(a)に示す周波数帯域の入力映像信号の場合、第3図(c)に示すBPPのBPP1～BPP1出力が検出され、それに応じたDA変換出力が得られる。そして、DA変換出力に応じた映像信号が抽出され、加算器4により入力映像信号と加え合わされ、第3図(d)の点線で示すような映像増幅が行なえる。

また、第3図(c)に示す周波数帯域の入力映像信号の場合、第3図(c)に示すBPPのBPP1～BPP1出力が検出される。そして、前記と同様に第3図(d)の点線で示すような映像増幅が行なえる。

第4図は、第2図の周波数検出部分を具体的に示した回路図である。

入力映像信号は複数のBPP91(BPP1～BPPn)に入力される。BPP出力は、それぞれコンパレータ91に入力され、基準電位911と比較される。そしてコンパレータは、基準電位以上で1、基準電位未満で0を出力する。このコンパレータ出力は、ホールドタイミングパルスによりホールドされるホールド回路92により値が保持される。このホールド回路92の出力は重みづけを行なうためDA変換回路93に入力されホールド回路出力に応じたアナログ量を出力する。そして入力映像信号の周波数成分が高くなるにつれてDA変換出力が大きくなるようにする。このDA変換出力を映像信号抽出回路に出力する。映像信号抽出回路では、入力映像信号周波数に応じた映像信号を抽出し、ドライブ回路に出力する。ここで、DA変換出力の値によって映像信号の中心周波数を定める手段としては、例えば、1)CCD遅延線のクロックを定める、2)LCラダー遅延線の段数をスイッチによって切替える、3)メタブ付遅延線をスイッチによって切替える、などが考え

特開昭62-254576 (4)

られる。

第5図は、本発明における周波数検出回路の他の実施例を説明するブロック図である。この実施例では、ビデオ・ピーキング回路2と速度変動回路3のそれぞれの検出出力回路21・31とドライブ回路22・32の間にH P F 23・34を挿入している。そしてH D 検出回路24によって入力H D の値を検出し、その値によって、先のH P F 23・34のカットオフ周波数を変化させている。この回路を付加することにより必要以下の帯域の検出信号成分は除去できるようにする。すなわち、入力映像信号の最大周波数に比べて、全白のような低域成分の信号が入力された時、ここで示すH P F が存在しないと、全白に対応する低域成分が強調され、画面はガラガラしすぎるという現象が生じる。またこのH P F の値を決定する情報に先述した人間の視覚特性を含めるとより効果があがることになる。

第6図に本発明の補正量制御機構の一実施例を示す。

以上の点を考慮し、ビデオピーキングと速度変動の補正量の割合を、第7図、第8図に示すように制御する。すなわち、第7図に示すように入力映像信号レベルの平均値が大きい場合、つまり、画面輝度が高い場合、速度変動の補正量の割合をビデオピーキングのそれに比べて大きくする。また第8図に示すように入力映像信号の周波数成分が高い場合、速度変動の補正量の割合をビデオピーキングのそれに比べて大きくする。

この第7図、第8図の関係は同時に満足されるように働く。すなわち、信号レベルの平均値と、周波数成分のどちらかが高い場合、速度変動の補正量の割合をビデオピーキングに比べて大きくする。また、信号レベルの平均値と、周波数成分ともに低い場合のみ、ビデオピーキングによる補正量を大きくする。このような回路が補正量制御回路内に含まれている。

このように入力映像信号の信号レベルの平均値と周波数成分に応じてビデオピーキングと速度変動の補正量の割合を変化させることにより、フォー

入力端子1からの入力映像信号は、ビデオピーキング回路2と速度変動回路3に入力されると同時に信号レベルの平均値検出回路10と周波数検出回路8にも入力される。

平均値検出回路10に入力された入力映像信号は、その信号レベルの平均値を補正量制御回路11に出力する。また、周波数検出回路8に入力された入力映像信号は、その周波数成分の高低に応じた出力を補正量制御回路11に出力する。補正量制御回路11へのこの2入力を用いて、ビデオピーキングと速度変動の補正量を制御する。

ここで、先にも述べた様に、高輝度域においては、速度変動による解像度向上効果の方がビデオピーキングのそれよりも大きく、低輝度域においては、逆にビデオピーキングの方が解像度向上効果が大きい。また、低輝度域でも字幕スーパーなど高周波信号が多くなった場合、やはりビデオピーキングでは、ブルーミングが生じ、フォーカスが劣化してしまうため、速度変動の方が解像度向上効果がある。

ニカスが劣化せずに最適な解像度向上が行なえる。

第9図に本発明の補正量制御機構の具体的実施例を示す。

入力端子に入力された映像信号は、信号レベルの平均値検出回路10内のエミッタフォロウT₁₀₁のベースに入力される。このベース出力は、クランプ回路2に入力され、ある電位にクランプされる。これをローパスフィルタ105で平均化する。その信号レベルの平均値出力は、補正制御回路内のT₁₁₁のベースに入力される。

また、入力映像信号は、周波数検出回路内のそれぞれのB P Fに入力される。B P F 1 ~ B P F Nのそれぞれの出力は、コンパレータ91に入力され、基準電圧911と比較される。そして、一定時間内において基準電圧以上で1、基準電圧以下で0を出力する。このコンパレータの出力をホールド回路92に入力し、一定時間内のデータをホールドする。このホールドされた信号をD A 変換回路に入力する。そして、高周波信号が多い時、D A 出力は大きくなるような重みづけを行なう。

特開昭62-254576 (5)

このDA出力を補正量制御回路11内のT112のベースに入力する。この補正量制御回路内のT111、112のベースに入力された信号レベルの平均値出力と周波数成分検出出力は加え合わせられ、T1のコレクタより出力される。この出力をビデオビークンダと速度変調の補正量調整用電圧として用い、さらにビデオビークンダと、速度変調の補正量の大きさを逆方向にすることにより、第7図、第8図に示すような特性の補正量制御が行なえる。したがって、入力映像信号の周波数成分と信号レベルの平均値に応じた最適な輪郭補正が行なえる。

〔発明の効果〕

本発明によれば、入力映像信号の周波数成分と信号レベルの平均値を検出し、その検出出力によりビデオビークンダと速度変調の輪郭信号中心周波数と補正量を制御できるので、あらゆる入力映像信号に対し最適な輪郭制御を行なえるという効果がある。

4 図面の簡単な説明

第1図は本発明の一実施例のブロック図、第2図は本発明における周波数検出機構の一実施例を説明するブロック図、第3図は第2図を説明する周波数検出特性図、第4図は第2図中の周波数検出・周波数制御回路図、第5図は本発明における周波数検出機構の一実施例を説明するブロック図、第6図は本発明の輪郭信号の補正量制御を行なう機構を説明するブロック図、第7図は入力映像信号の平均値による補正量の制御特性図、第8図は入力映像信号の周波数成分による補正量の制御特性図、第9図は第5図中の補正量制御の具体的な回路図である。

2—ビデオビークンダ回路

3—速度変調回路

4—周波数検出回路

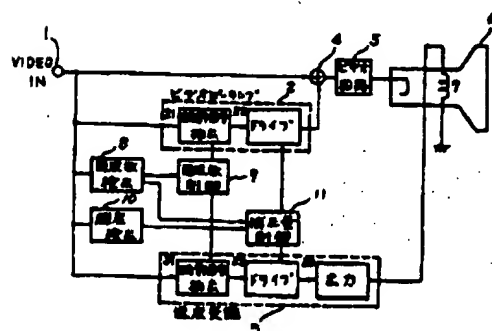
5—周波数制御回路

10—輝度検出回路

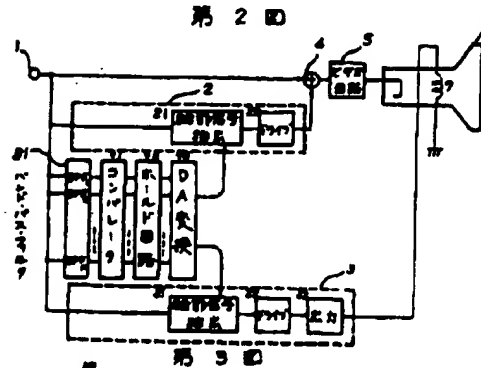
11—補正量制御回路

代理人弁護士 小川 勝 男

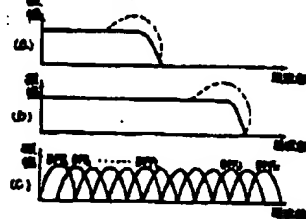
第1図



第2図

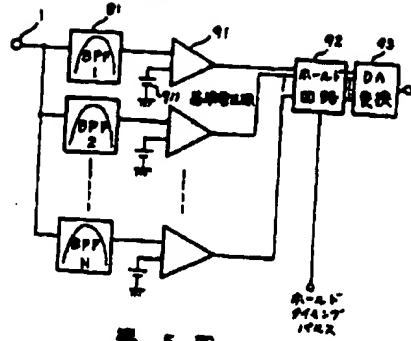


第3図

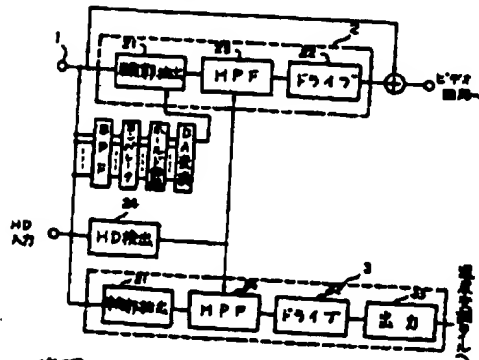


特開昭62-254576 (6)

第 4 図

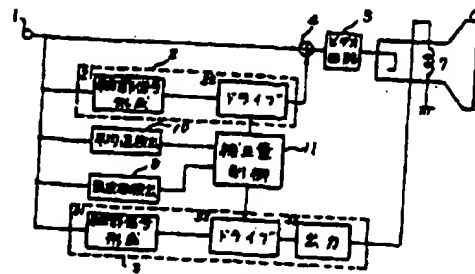


第 5 図

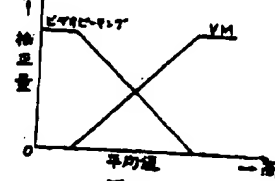


代理人弁護士 小川 勝 男

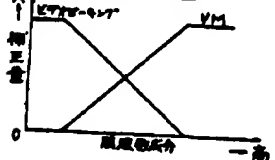
第 6 図



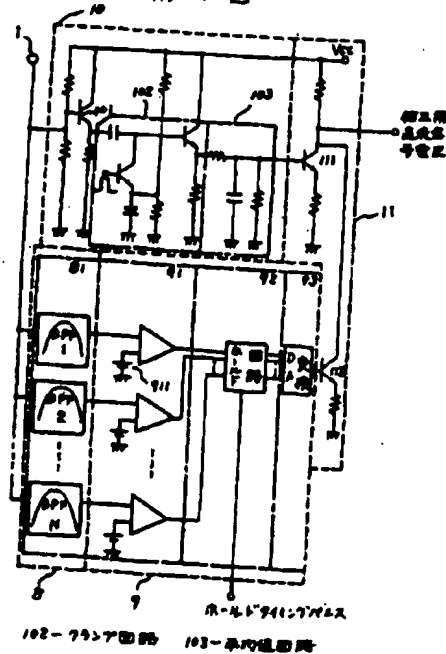
第 7 図



第 8 図



第 9 図



Japanese Kokai Patent Application No. Sho 62[1987]-254576

Translated from Japanese by the Ralph McElroy Translation Company
910 West Avenue, Austin, Texas 78701 USA

Code: 228-77677
Ref.: RCA89383PCT/FAD#4919

JAPANESE PATENT OFFICE
PATENT JOURNAL (A)
KOKAI PATENT APPLICATION NO. SHO 62[1987]-254576

Int. Cl. ⁴ :	H 04 N 5/208 3/32
Sequence Nos. for Office Use:	7170-5C 6668-5C
Filing No.:	Sho 61[1986]-96747
Filing Date:	April 28, 1986
Publication Date:	November 6, 1987
No. of Inventions:	1 (Total of 6 pages)
Examination Request:	Not filed

PICTURE-QUALITY-ADJUSTMENT CIRCUIT

Inventors:	Hiroyuki Miyashima Home Appliance Research Lab., Hitachi Ltd. 292 Yoshida-cho, Tozuka-ku, Yokohama-shi
	Michitaka Ozawa Home Appliance Research Lab., Hitachi Ltd. 292 Yoshida-cho, Tozuka-ku, Yokohama-shi
Applicant:	Hitachi Ltd. 4-6 Kandasurugadai, Chiyoda-ku, Tokyo
Agent:	Katsuo Ogawa, patent attorney, and one other

[There are no amendments to this patent.]

Claims

1. A picture-quality-adjustment circuit characterized by the fact that it contains a circuit for extracting the edge information signal from the input video signal; a drive circuit that adjusts the amplitude of said edge information signal; an adder which adds the edge information signal amplified by said drive circuit to said input video signal; a velocity modulation coil that modulates the scanning velocity when the edge information signal is amplified by said drive circuit; a frequency detection circuit for detecting the frequency components of said input video signal, a brightness detection circuit for detecting the mean value of the signal level of said input video signal, and a correction level controller for controlling the amount of correction of video peaking and velocity modulation from said frequency components and the mean value of the signal level, wherein the proportions of the velocity modulation and video peaking are changed in accordance with said frequency and signal level.

2. The picture-quality-adjustment circuit described in Claim 1, characterized by the fact that the amount of correction produced by the correction level controller in said picture-quality-adjustment circuit is such that the proportion of the velocity modulation is increased in accordance with the frequency or signal level, and the proportion of video peaking is increased when both the frequency and signal level are low.

Detailed explanation of the invention

Industrial application field

The present invention pertains to a type of picture-quality-adjustment circuit appropriate for use in TV receivers.

Prior art

In the conventional picture-quality-adjustment circuit, as described in Japanese Kokai Patent Application No. Sho 60[1985]-153268, the amount of correction of the edge information signal is controlled by the prescribed frequency detected in the video signal. However, the peaked signal itself has overshoot, and in the high-brightness region, blooming and focusing problems occur. In addition, the fact that the central frequency of the edge enhancement changes with the frequency of the input video signal has not been taken into consideration, nor had detection of the brightness component of the input video signal. Moreover, the conventional circuit taken into consideration only the video peaking, and not velocity modulation circuit.

Problems to be solved by the invention

In the aforementioned prior art, only video peaking is addressed, yet the signal itself has overshoot, so that in the high-brightness region, blooming takes place, and focusing is a problem.

Also, since only the amount of correction for edge enhancement is changed corresponding to the prescribed frequency component of the input video signal, when the input video signal has significantly different frequency components, it is impossible to perform an optimum correction. This is also undesired.

The purpose of the present invention is to solve the aforementioned problems of the conventional technology by providing a type of picture-quality-adjustment circuit characterized by the fact that it can perform the optimum edge enhancement for any input video signal.

Means to solve the problems

The aforementioned purpose is realized by the following technical means.

In this technology, the mean value of the signal level and the frequency components of the input video signal are detected, and corresponding to the detection output, the proportions of the video peaking and velocity modulation are changed.

Also, the frequency components of the input video signal are detected, and the detected output is used to change the edge enhancement central frequency of the video peaking and velocity modulation, so that the image edge are enhanced as a function of the input video signal frequency components.

Operation

When the mean value of the input video signal level is high, that is, in the case of a high-brightness region, the amount of correction of the velocity modulation is increased, and the amount of correction of the video peaking is decreased. In this way, in the high-brightness region, it is possible to perform edge enhancement without blooming or focusing problems. On the other hand, in the low-brightness region, the amount of correction of the velocity modulation is decreased, and the amount of correction of the video peaking is increased. However, when high-frequency components predominate in the low-brightness region, it is necessary to increase the amount of correction of the velocity modulation and to decrease the amount of correction of the video peaking.

For the video peaking circuit, since the signal itself has overshoot, the effect of improving the sharpness is significant in the low-brightness region or at low frequencies. Since the velocity modulation circuit changes the beam scanning speed, the effect in improving the sharpness is significant in the high-brightness region or at high frequencies.

Application examples

An application example of the present invention will be explained below with reference to Figure 1. In this application example, a video signal is input to input terminal (1). The input video signal is sent to edge information signal extraction circuit (21) of video peaking circuit (2) for video peaking, and the edge information signal is extracted. Then, the extracted edge information signal is variably amplified by drive circuit (22). By means of adder (4), the amplified edge information signal for video peaking is added to the input video signal, and the result is output to video circuit (5). Video circuit (5) drives the cathode of CRT (6), and the peaked image is displayed on the screen.

Also, the input video signal is sent to edge information signal extraction circuit (31) of velocity modulation circuit (3) for velocity modulation, and the edge information signal is extracted. The extracted edge information signal is amplified by drive circuit (32) and output by output circuit (33), and the amplified signal is used to drive the velocity modulating coil, so as to perform edge enhancement of the picture by means of brightness modulation.

In this case, the input video signal is sent to frequency detection circuit (8), and the frequency band of the input video signal is detected. The frequency detection output is sent to frequency controller (9). Then, corresponding to the detection output, the edge enhancement central frequency for video peaking and velocity modulation is changed. Consequently, it is possible to perform edge enhancement at the optimum frequency for any frequency component of the input video signal.

Then, the input video signal is input to brightness detection circuit (10) to form a brightness detection output signal. This brightness detection output and the aforementioned frequency detection output are input to correction level controller (11). By means of these two detection outputs, the proportions of the amounts of correction for video peaking and velocity modulation are changed. Since the proportions of the amounts of correction are changed corresponding to the brightness and frequency of the video signal, the sharpness can be further improved.

Figure 2 is a diagram illustrating an application example of the frequency detection mechanism of the present invention.

As shown in Figure 3(C), the video signal input to input terminal (1) is input to multiple BPFs (bandpass filters) (81). The output of each BPF is input to comparator (91) for comparison with a certain reference potential. If it exceeds the reference potential, the comparator output is 1, and if it below the reference potential, the comparator output is 0.

In this case, the amplitude of the input video signal constantly varies, and it contains various frequency components. The frequency components are detected and the correction is

performed within a prescribed time. That is, if the output of the comparator is 1 within a prescribed time, it is held unchanged by hold circuit (92).

Then, the value is subjected to D/A conversion, and the converted signal is sent to edge information signal extraction circuit. Based on the D/A output, the edge enhancement central frequency and Q-value are determined.

As far as the Q-value is concerned, when Q is increased, the enhancement frequency band becomes narrower, and only a prescribed frequency is enhanced. On the other hand, when Q is decreased, enhancement of a wider band is performed. That is, it is necessary to change the Q-value corresponding to the picture content.

When the edge enhancement central frequency and Q-value are determined from the D/A conversion output, the human visual response characteristics are also considered. Thus, it is possible to perform edge enhancement corrected for the human visual response characteristics. More specifically, since the frequency band of the human visual response curve where sharpness improving effect is significant is not in a very low frequency region, the following method may be used, e.g.: the horizontal deflecting (HD) frequency is detected, and the region below a prescribed level corresponding to the detected value is cut off by a HPF, so that the very low region is not enhanced.

Also, the very low frequency region can be blocked by other means besides using an HPF. It is also possible to make use of the aforementioned method in which the lower band of BPF (81) is cut off.

The number of cycles of the detection/correction for a prescribed time depends on the specific application. For conventional TV images, etc., detection/correction is carried out repeatedly for a prescribed time period. Also, it is possible to use a method in which it can be held in a certain state from the outside. For a display for image processing or the like, the detection/correction for a prescribed time is carried out only when a button is pressed. This is because still images or text are often displayed. Timing of the detection/correction for a prescribed time is carried out by means of a hold timing pulse input to the hold circuit. That is, in the aforementioned example, insofar as conventional images are concerned, the hold timing pulse is repeatedly input after a prescribed period. On the other hand, when the display is often a still image or an image with text, the hold timing pulse is input only when a button is pressed. In this way, it is possible to extract the edge information signal corresponding to the input video signal frequency component.

For example, in the case of the input video signal in the frequency band shown in Figure 3(a), the outputs of BPF (1)-BPF (i) shown in Figure 3(c) are detected, and the corresponding D/A conversion output is obtained. Then, the edge information signal is extracted corresponding

to the D/A conversion output, and it is added to the input video signal by adder (4), so that the edge enhancement is carried out as indicated by the broken line in Figure 3(a).

Also, in the case of the input video signal in the frequency band shown in Figure 3(b), the outputs of BPF (1)-BPF (j) shown in Figure 3(c) are detected. Then, as described above, the edge enhancement is carried out as indicated by the broken line shown in Figure 3(b).

Figure 4 is a circuit diagram illustrating specifically the frequency detection portion shown in Figure 2.

The input video signal is input to multiple BPFs (81) (BPF (1)-BPF (n)). Each BPF output is input to comparator (91) for comparison with reference voltage source (911). The comparator output is 1 when the input is higher than the reference potential, and 0 when the input is lower than the reference potential. The output of the comparator is held unchanged by hold circuit (92) in accordance with the hold timing pulse. The output of said hold circuit (92) is weighted and input to D/A converter (93), which outputs an analog signal corresponding to the input hold circuit output. Then, as the frequency component of the input video signal rises, the D/A converter output increases in frequency. The D/A converter output is output to the edge information signal circuit. In the edge extraction circuit, the edge information signal is extracted corresponding to the input video signal frequency, and it is output to the drive circuit. In this case, the central frequency of the edge information signal corresponding to the value of the D/A converter output can be changed by: 1) changing the clock signal of a CCD delay line; 2) changing the number of stages of an LC ladder delay line with a switch; 3) changing a tapped delay line with a switch; etc.

Figure 5 is a block diagram illustrating another application example of the frequency detection mechanism of the present invention. In this application example, HPFs (23) and (34) are inserted between silhouette extraction circuits (21), (31) and drive circuits (22), (32) of video peaking circuit (2) and velocity modulation circuit (3), respectively. By means of HD detection circuit (24), the value of input HD is detected. By means of this value, the cutoff frequencies of said HPFs (23), (34) are changed. By adding this circuit, it is possible to remove the edge information signal below the required band. For example, if a low-frequency signal, such as that of an all-white portion, which is low with respect to the highest frequency of the input video signal, is input, and there is no HPF, the low-frequency components corresponding to the all-white portion are highlighted, and the image becomes excessively bright. Also, of the information that determines the value of HPF contains the aforementioned human visual response characteristics, the effect is even better.

Figure 6 is a diagram illustrating an application example of the correction level control mechanism of the present invention.

The input video signal from input terminal (1) is input to video peaking circuit (2) and velocity modulation circuit (3), and, at the same time, it is also input to mean signal level detection circuit (10) and frequency detection circuit (8).

Mean value detection circuit (10) to which the input video signal is input outputs the mean value of the signal level to correction level controller (11). The input video signal is also input to frequency detection circuit (8); its output corresponds to the high/low level of the frequency and is input to correction level controller (11). With these two inputs, correction level controller (11) controls the amounts of correction for video peaking and velocity modulation.

In this case, as explained above, in the high-brightness region, the sharpness can be improved more by velocity modulation than by video peaking. In the low-brightness region, on the other hand, video peaking is more effective. Also, in the low-brightness region, if high-frequency signals, such as captions or the like, predominate, blooming and focusing problems take place if video peaking is used. Consequently, in this case, velocity modulation is more effective in improving the sharpness.

In consideration of the aforementioned point, the proportions of the amounts of correction of video peaking and velocity modulation are controlled as shown in Figures 7 and 8. That is, when the mean value of the input video signal is high, as shown in Figure 7, that is, when the image brightness is high, the amount of correction for velocity modulation is selected to be proportionally greater than that for video peaking. Also, when the frequency of the input video signal is high as shown in Figure 8, the amount of correction for velocity modulation is selected to be proportionally greater than that for video peaking.

The conditions shown in Figures 7 and 8 are satisfied at the same time. That is, when the mean value of the signal level or the frequency component is high, the amount of correction for velocity modulation is proportionally higher than that for video peaking. Only when both the mean value of the signal level and the frequency component are low is the amount of correction for video peaking made greater. This circuit is contained in the correction level controller.

By changing the proportions of the amounts of correction for video peaking and velocity modulation in accordance with the mean signal level and frequency of the input video signal, optimal edge enhancement can be performed without focusing problems.

Figure 9 is a diagram illustrating a specific application example of the correction level control mechanism of the present invention.

The video signal input to the input terminal is input to the emitter-follower buffer Tr^{101} of the mean signal level detection circuit (10). The buffer output is input to clamping circuit (2), [sic; (102)], and it is clamped to a prescribed voltage. Its average value is found by low-pass filter (103). The mean value of the signal is input to the base of Tr (111) of the correction level controller.

Also, the input video signal is input to the BPFs of the frequency detection circuit. Each of outputs of BPF (1)-BPF (N) is input to comparator (91) for comparison with reference voltage (911). It outputs a 1 if the output is higher than the reference voltage, and it outputs 0 when the output is lower than the reference voltage within a prescribed time. The output of the comparator is input to hold circuit (92), and the data within a prescribed time is held. The held signal is input to a D/A converter. Weighting is performed such that the greater the number of high-frequency components, the higher the D/A output. The D/A output is input to the base of Tr (112) in correction level controller (11). The signal level's mean value output and the frequency detection output input to the bases of Tr (111), (112) in the correction level controller are added, and the sum is output from the collector of Tr. The output is used as the voltage for adjusting the amount for corrections for video peaking and velocity modulation. The magnitudes of the amounts of correction for video peaking and velocity modulation are inversely proportional. In this way, the correction level control of the characteristics is carried out as shown in Figures 7 and 8. Consequently, the optimum edge correction is carried out corresponding to the frequency component of the input video signal and the mean value of the signal level.

Effect of the invention

According to the present invention, the frequency component of the input video signal and the mean value of the signal level are detected, and based on the detection output, the edge information signal central frequency and amounts of correction for video peaking and velocity modulation can be controlled. Consequently, it is possible to perform optimum edge enhancement for any input video signal.

Brief description of the figures

Figure 1 is a block diagram illustrating an application example of the present invention. Figure 2 is a block diagram illustrating an application example of the frequency detection mechanism of the present invention. Figure 3 is a diagram illustrating amplitude versus frequency for illustrating Figure 2. Figure 4 is a diagram illustrating the frequency detection/frequency control circuit in Figure 2. Figure 5 is a block diagram illustrating an application example of the frequency detection mechanism of the present invention. Figure 6 is a block diagram illustrating the mechanism for controlling the amount of correction for the edge information signal of the present invention. Figure 7 is a diagram illustrating the control characteristics of the amount of correction by the mean value of the input video signal. Figure 8 is a diagram illustrating the control characteristics of the amount of correction by the frequency component of the input video signal. Figure 9 is a circuit diagram illustrating control of the amount of correction in Figure 5.

- 2 Video peaking circuit
- 3 Velocity modulation circuit
- 8 Frequency detection circuit
- 9 Frequency controller
- 10 Brightness detection circuit
- 11 Correction level controller

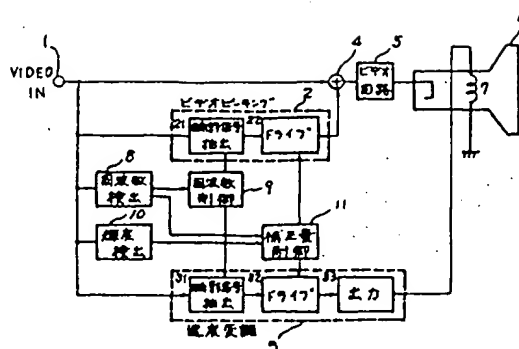


Figure 1

- Key:
- 2 Video peaking circuit
 - 3 Velocity modulation circuit
 - 5 Video circuit
 - 8 Frequency detection circuit
 - 9 Frequency controller
 - 10 Brightness detection circuit
 - 11 Correction level controller
 - 21 Edge information signal extraction circuit
 - 22 Drive circuit
 - 31 Edge information signal extraction circuit
 - 32 Drive circuit
 - 33 Output

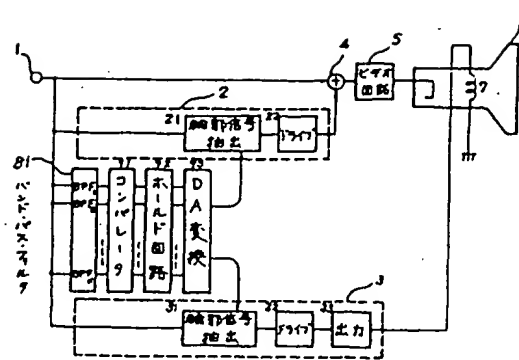


Figure 2

Key:	5	Video circuit
	21	Edge information signal extraction circuit
	22	Drive circuit
	31	Edge information signal extraction circuit
	32	Drive circuit
	33	Output
	81	Bandpass filter
	91	Comparator
	92	Hold circuit
	93	D/A converter

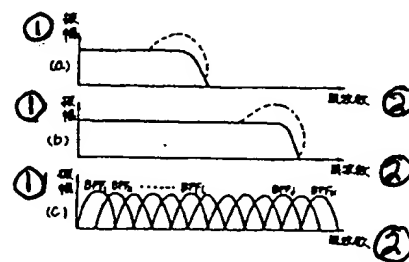


Figure 3

Key:	1	Amplitude
	2	Frequency

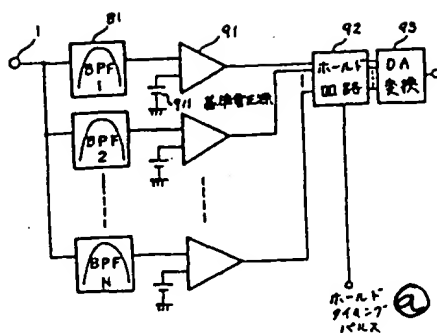


Figure 4

- Key:
- a Hold timing pulse
 - 92 Hold circuit
 - 93 D/A converter
 - 911 Reference voltage source

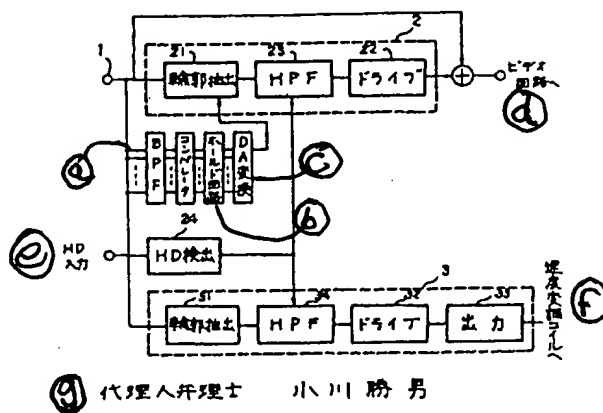


Figure 5

- Key:
- a Comparator
 - b Hold circuit
 - c D/A converter
 - d To video circuit
 - e HD input
 - f To velocity modulating coil
 - g Edge information signal
 - 21 Extraction circuit
 - 22 Drive circuit

- 24 HD detection
- 31 Edge information signal extraction circuit
- 32 Drive circuit
- 33 Output

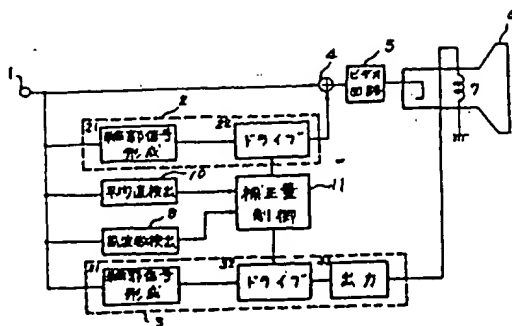


Figure 6

- Key:
- 5 Video circuit
 - 8 Frequency detection circuit
 - 10 Mean value detection circuit
 - 11 Correction level controller
 - 21 Edge information signal extraction circuit
 - 22 Drive circuit
 - 31 Edge information signal extraction circuit
 - 32 Drive circuit
 - 33 Output

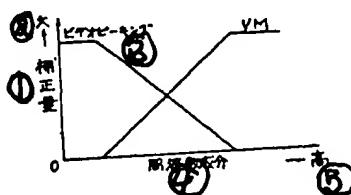


Figure 7

- Key:
- 1 Amount of correction
 - 2 Larger

- 3 Video peaking
4 Mean value
5 Higher

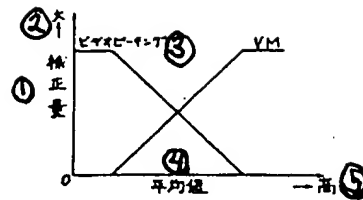


Figure 8

- Key: 1 Amount of correction
2 Larger
3 Video peaking
4 Frequency component
5 Higher

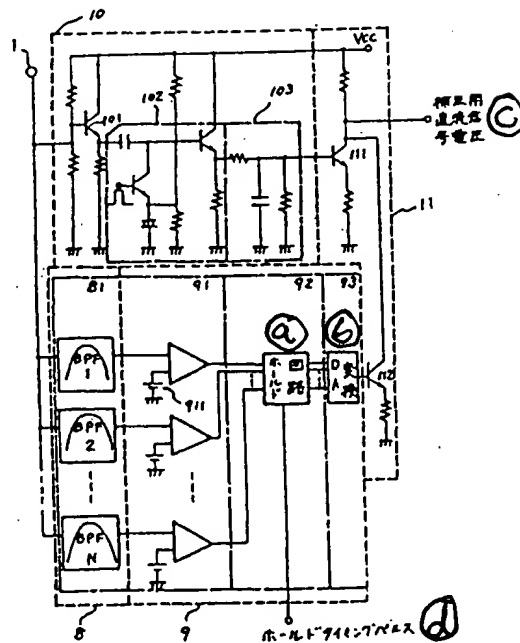


Figure 9

- Key: a Hold circuit

- b D/A converter
- c Correcting DC signal voltage
- d Hold timing pulse
- 102 Clamping circuit
- 103 Averaging circuit

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

23

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINE(S) OR MARK(S) ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.